

530,595

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局



(43)国際公開日
2004年6月3日 (03.06.2004)

PCT

(10)国際公開番号
WO 2004/047177 A1

(51)国際特許分類?: H01L 27/14, H04N 5/335, H01L 23/12

〒570-8677 大阪府 守口市京阪本通 2丁目5番5号
Osaka (JP).

(21)国際出願番号: PCT/JP2003/014516

(72)発明者; および

(75)発明者/出願人(米国についてのみ): 岡田 吉弘
(OKADA,Yoshihiro) [JP/JP]; 〒570-8677 大阪府 守
口市京阪本通 2丁目5番5号 三洋電機株式会
社内 Osaka (JP). 大郷 尚彦 (OGO,Takahiko) [JP/JP];
〒570-8677 大阪府 守口市京阪本通 2丁目5番
5号 三洋電機株式会社内 Osaka (JP). 佐々木 薫
(SASAKI,Kaoru) [JP/JP]; 〒570-8677 大阪府 守口市京
阪本通 2丁目5番5号 三洋電機株式会社内 Osaka
(JP).

(22)国際出願日: 2003年11月14日 (14.11.2003)

(74)代理人: 吉田 研二, 外(YOSHIDA,Kenji et al.); 〒
180-0004 東京都 武蔵野市吉祥寺本町 1丁目34番
12号 Tokyo (JP).

(25)国際出願の言語: 日本語

(26)国際公開の言語: 日本語

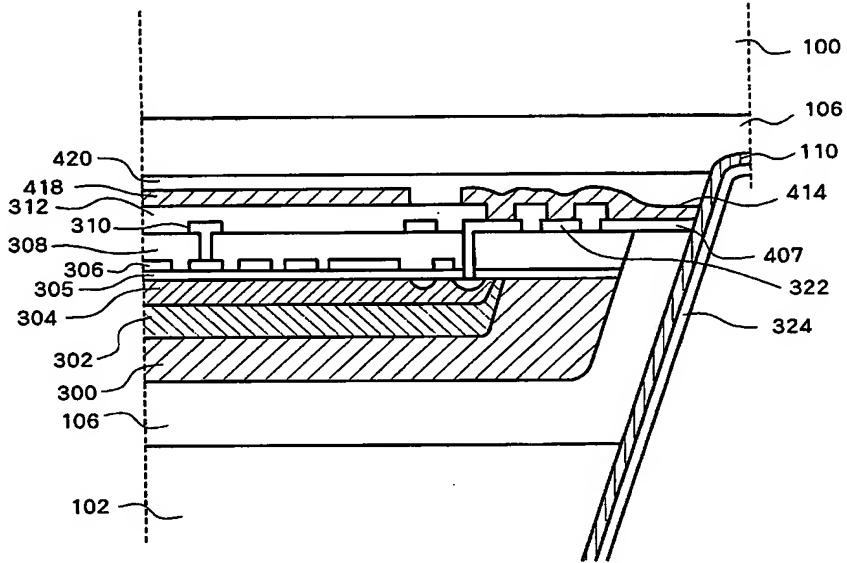
(30)優先権データ:
特願 2002-334585
2002年11月19日 (19.11.2002) JP

(71)出願人(米国を除く全ての指定国について): 三洋電
機株式会社 (SANYO ELECTRIC CO.,LTD.) [JP/JP];

[続葉有]

(54) Title: SEMICONDUCTOR INTEGRATED DEVICE AND METHOD FOR MANUFACTURING SAME

(54)発明の名称: 半導体集積装置及びその製造方法



(57) Abstract: A semiconductor integrated device comprises a light-shielding film which shields light from at least a part of a transfer portion of a solid-state imager, a first wiring, a second wiring and a sealing member for sealing the solid-state imager. The first wiring is formed in the same layer wherein the light-shielding film is disposed, and its one end is connected to a pad electrode while the other end extends to a side of a semiconductor substrate. The second wiring is so arranged as to detour around the lateral surface of the semiconductor substrate and connected to the first wiring.

(57)要約: 固体撮像素子の転送部の少なくとも一部を遮光する遮光膜と、遮光膜と同一層に形成され、一端がパッ
ド電極に接続されると共に、他端が半導体基板の側辺まで延在する第1の配線と、半導体基板の側面を迂回して配
置され、第1の配線と接続される第2の配

WO 2004/047177 A1

[続葉有]



(81) 指定国(国内): CN, KR, US.

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

半導体集積装置及びその製造方法

技術分野

本発明は、固体撮像素子をパッケージングした半導体集積装置及びその製造方法に関する。

背景技術

近年、固体撮像素子のチップサイズを小型化するために、チップサイズパッケージが広く用いられるようになっている。

ここでは、先ず、固体撮像素子について説明する。図10は、固体撮像素子の構造を示す平面図である。

固体撮像素子は、例えば、フレーム転送型の場合、基本的に受光部200、蓄積部202、水平転送部204、出力部206及び出力アンプ208から構成される。受光部200は、複数の受光画素が行列配置され、光を受けて発生する情報電荷を各受光画素に蓄積する。蓄積部202は、受光部200の受光画素数に応じた複数の蓄積画素が配置され、受光部200に蓄積された1画面分の情報電荷を取り込んで一時的に蓄積する。水平転送部204は、蓄積部202から情報電荷を1ライン単位で取り込み、1画素ずつ水平転送する。出力部206は、水平転送部204から転送する情報電荷を1画素単位で電圧値に変換して出力する。出力アンプ208は、出力部206から出力される電圧値を増幅して画像信号として出力する。

このような構造の固体撮像素子は、半導体基板表面に拡散層や基板上に電極を配置して受光部200、蓄積部202、水平転送部204、出力部206及び出力アンプ208を形成し、最後に、光を遮断する遮光膜を受光部200以外の部分（図中のハッチング領域）に配置する。

続いて、固体撮像素子にチップサイズパッケージングを適用した半導体集積装置について説明する。図11は、図10のX-Xに対応する位置で切断した半導

体集積装置の断面図である。

N型半導体基板300の表面にP型拡散層302が形成され、このP型拡散層302内にN型拡散層304が形成される。N型拡散層304内に高濃度のP型不純物が部分的に注入されてチャネルストッパ（図示せず）が形成される。そして、半導体基板300の上に絶縁膜305を介して転送電極306が形成され、固体撮像素子が形成される。

転送電極306上には、絶縁膜308が積層され、この絶縁膜308上に電圧供給線310及びパッド電極322が形成される。これら電圧供給線310及びパッド電極322は、絶縁膜308中に形成されるコンタクトを介して転送電極306と電気的に接続される。さらに、電圧供給線310及びパッド電極上に絶縁膜312が積層され、絶縁膜312上に内部配線314が形成される。この内部配線314は、その断面で、パッケージの側面に沿って配置される外部配線110と接続される。内部配線314上には、絶縁膜316が積層され、この絶縁膜316上の蓄積部202、水平転送部204及び出力部206を覆う領域に遮光膜318が配置される。そして、遮光膜318及び絶縁膜316を覆うように表面保護膜320が配置される。

発明の開示

素子の内部配線314と外部配線110との接続箇所の接触抵抗は十分に低く保つ必要がある。通常、電圧供給線310の膜厚は $1 \mu m$ 程度であって、外部配線110と直接接続するには膜厚が不十分であるため、さらに厚い膜厚を有する内部配線314を設ける必要があった。

このとき、内部配線314を形成する工程が別途必要とされるため、固体撮像素子の製造のスループットが低下し、製造コストの上昇を招く問題を生じていた。

また、内部配線314の端部は素子外部から腐食され易く、腐食された場合に外部配線110との接続強度が低下する問題があった。

本発明は、上記従来技術の問題を鑑み、上記課題の少なくとも1つを解決すべく、素子の特性を損なうことなく、簡易に形成することができる半導体集積装置

及びその製造方法を提供することを目的とする。

本発明は、光を受けて情報電荷を発生する受光部及び前記受光部に蓄積した情報電荷を転送する転送部を半導体基板に有し、前記半導体基板の一辺に沿って配置されるパッド電極を介して電圧が供給される固体撮像素子と、前記半導体基板に形成され、前記転送部の少なくとも一部を遮光する遮光膜と、前記遮光膜と同一層に形成され、一端が前記パッド電極に接続されると共に、他端が前記半導体基板の側辺まで延在する第1の配線と、前記半導体基板の側面を迂回して配置され、前記第1の配線と接続される第2の配線と、前記固体撮像素子を封止する封止部材とを備えたことを特徴とする半導体集積装置である。

本発明の別の形態は、第1の配線の端部が固体撮像素子の側辺まで延在し、この第1の配線が前記固体撮像素子の側面を迂回して配置される第2の配線と接続される半導体集積装置の製造方法において、光を受けて情報電荷を発生する受光部及び前記受光部に蓄積された情報電荷を転送する転送部を形成して前記固体撮像素子を半導体基板に形成する第1の工程と、少なくとも前記転送部を遮光する遮光膜を前記半導体基板上に形成すると共に、前記遮光膜と同一層に前記第1の配線を形成する第2の工程と、前記第2の配線を形成して前記第1の配線と接続する第3の工程とを含むことを特徴とする。

本発明の別の形態は、内部配線の端部が固体撮像素子の側辺まで延在し、この内部配線が前記固体撮像素子の側面を迂回し配置される外部配線と接続される半導体集積装置の製造方法において、光を受けて情報電荷を発生する受光部及び前記受光部に蓄積された情報電荷を転送する転送部を形成して前記固体撮像素子を半導体基板に形成する第1の工程と、前記受光部及び前記転送部へ電圧を供給するパッド電極を形成すると共に、前記パッド電極と同一層に第1の内部配線を形成する第2の工程と、少なくとも前記転送部を遮光する遮光膜を前記半導体基板上に形成すると共に、前記遮光膜と同一層に前記第1の内部配線と重なる前記第2の内部配線を形成する第3の工程と、外部配線を形成して前記第1の内部配線及び第2の内部配線と接続する第4の工程とを含むことを特徴とする。

図面の簡単な説明

図1は、本発明の実施の形態における半導体集積装置の断面構造を示す図である。

図2Aは、図2Bは、本発明の実施の形態における半導体集積装置のパッケージ外観を示す斜視図である。

図3は、本発明の実施の形態における半導体集積装置の製造方法のフローチャートを示す図である。

図4は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図5は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図6は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図7は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図8は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図9は、本発明の実施の形態における半導体集積装置の製造工程を示す図である。

図10は、従来の固体撮像素子の構成を示す平面図である。

図11は、従来の半導体集積装置の断面構造を示す図である。

発明を実施するための最良の形態

本発明の実施の形態を説明するにあたり、先ずは、固体撮像素子をパッケージングした半導体集積装置の基本的な構造を説明する。

図2A及び図2Bは、固体撮像素子にチップサイズパッケージを適用した半導体集積装置の一例を示す斜視図である。第1及び第2のガラス基板100, 102の間に固体撮像素子チップ104が樹脂膜106を介して封止されている。第2のガラス基板102の主面、即ち、装置の裏面側には、ポール状端子108が複数配置され、これらのポール状端子108が外部配線110を介して固体撮像

素子チップ104に接続される。複数の外部配線110には、固体撮像素子チップ104から配線が引き出されて接続されており、各ボール状端子108とのコントラクトが取られている。

続いて、本願発明の実施の形態を説明する。図1は、本願発明の実施の形態における半導体集積装置の断面構造を示す断面図である。図1においては、図10のX-Xに対応する位置で切断した半導体集積装置の断面図であり、図2A、図2B、図10及び図11に示すもの同一の構成には同じ符号が付してある。

N型半導体基板300の表面にP型拡散層302が形成され、このP型拡散層302内にN型拡散層304が形成される。N型拡散層304内に高濃度のP型不純物が部分的に注入されてチャネルストッパ(図示せず)が形成される。そして、半導体基板300の上に絶縁膜305を介して転送電極306が配置される。

転送電極306上には、絶縁膜308が積層され、この絶縁膜308上に電圧供給線310及び第1の内部配線407が形成される。これら電圧供給線310及び第1の内部配線407は、同一層に形成され、このうち、第1の内部配線407がパッケージの外周側端部に形成される。

電圧供給線310、パッド電極322及び第1の内部配線407の上には、絶縁膜312を介して第2の内部配線414及び遮光膜418が配置される。第2の内部配線414は、所定の位置からパッケージ端部に亘って延在して形成され、パッケージの端部では第1の内部配線407と接続されるように形成される。そして、第2の内部配線414は、第1の内部配線407と重なる部分で外部配線110と接続される。遮光膜418は、蓄積部202、水平転送部204及び出力部206の領域を覆うように配置され、蓄積部202、水平転送部204及び出力部206に光が入射するのを防止する。遮光膜418及び第2の内部配線414の上には、絶縁膜420が積層され、さらに、その上に樹脂膜106を介して第1のガラス基板100が配置される。

このような構成によれば、外部配線110と内部配線との接触面積が、従来と比べて大きくなるため、外部配線110と内部配線との接続強度を向上させることができる。また、内部配線の一部を構成する第2の内部配線414を遮光膜4

18と同一層に形成しているため、遮光膜418の形成工程を利用して第2の内部配線414を同時に形成することができる。このため、製造工程の増加を招くことなく、外部配線110と内部配線との接続強度を向上させることができる。

なお、電圧供給線310、パッド電極322及び遮光膜418の材料は、銀、金、銅、アルミニウム、ニッケル、チタン、タンタル、タンゲステン等の半導体素子に対して一般的に用いられる材料を主材料とすることができる。電気的抵抗値や材料の加工性を考慮した場合にはアルミニウムを用いることが好適である。また、第1の内部配線407及び第2の内部配線414は、その端部が素子外部からの腐食を受け易く、その腐食を避けるために銅を0.1原子%以上20原子%以下の範囲で含むアルミニウムを用いることがより好適である。

電圧供給線310及びパッド電極322の膜厚は、電極の最小加工線幅を小さく維持し、かつ電気抵抗値を十分低く維持する必要があるため、アルミニウムを主材料とした場合には0.5μm以上2μm以下にすることが好ましい。さらに、0.5μm以上1μm以下にすることがより好ましい。

一方、遮光膜418の膜厚は、最小加工線幅をそれほど小さくする必要がなく、不要な光を十分に遮断する必要があるため、電圧供給配線層よりも厚くすることができます。製造工程のスループットを考慮すると、アルミニウムを主材料とした場合には1.5μm以上8μm以下とすることが好ましい。さらに、2μm以上8μm以下とすることがより好ましい。

すなわち、外部配線との接続箇所となる第1の内部配線407と第2の内部配線414との合計膜厚は少なくとも2μm以上10μm以下とすることが好適であり、これによって固体撮像素子の側面において外部配線110と接続した場合の接触抵抗を従来の内部配線314と同程度に低く維持しながら、接続強度を向上することができる。

図3は、本願発明の半導体集積装置の製造方法を説明するフローチャートであり、図4～図9は、各製造工程に対応した半導体集積装置の断面図である。

ステップS10においては、センサ部である受光部200、蓄積部202、水平転送部204及び出力部206を形成する。先ず、ウエハ状態のN型半導体基板300aの表面にP型の不純物イオンを注入して拡散し、P型半導体領域30

2を形成する。次に、P型半導体領域302内にN型の不純物イオンを注入して拡散し、N型半導体領域304を形成する。次に、半導体基板300a上に、スパッタリング、化学気相成長法等の成膜技術及びフォトリソグラフィ技術を適宜組み合わせて、絶縁膜305及び転送電極306を形成する。そして、半導体領域304内にP型の不純物イオンを高濃度で部分的に注入してチャネルストップ(図示せず)を形成し、図4に示す状態となる。

ステップS12においては、図5に示すように、センサ部の周辺領域に出力アンプ208の周回路を形成する。周回路の形成は、従来のトランジスタ形成工程と同様に行うことができる。

例えば、熱拡散やイオン注入等のドーピング技術を用いてソース領域及びドレイン領域を形成し、熱酸化によってゲート絶縁膜となる熱酸化膜を形成する。そして、フォトリソグラフィ技術と化学気相成長又はスパッタリング等の成膜技術を組み合わせてソース電極(図示しない)、ドレイン電極(図示しない)及びゲート電極となるポリシリコン層又は金属膜を成膜する。

ステップS14においては、図6に示すように、電圧供給線310及び第1の内部配線407を形成する。外部からの供給電圧を伝達する電圧供給線310となる金属層を成膜する。同時に、金属層を利用して第1の内部配線407も形成する。

具体的には、電圧供給線310及び第1の内部配線407が形成された半導体基板300a上に層間絶縁膜308を形成し、次にフォトリソグラフィ技術等を用いて層間絶縁膜308の必要な箇所に開口孔を設け、スパッタリングや化学気相成長等の成膜技術を用いて金属層を成膜する。そして、金属層をパターンニングして電圧供給線310及び第1の内部配線407を形成する。

例えば、アルミニウムのスパッタリングによって金属層を成膜することができる。このとき、0.1原子%以上20原子%以下の銅を含むアルミニウムをターゲットとして用いることで、腐食耐性の高い電圧供給線310及び第1の内部配線407を成膜することができる。

また、蒸着を用いても電圧供給線310及び第1の内部配線407を成膜することができる。このとき、0.1原子%以上20原子%以下の銅を含むアルミニ

ウムを原料として用いることで、腐食耐性の高い電圧供給線310及び第1の内部配線407を成膜することができる。

さらに、化学気相成長を用いても電圧供給線310及び第1の内部配線407を成膜することができる。このとき、アルミニウムを含む有機ガスと銅を含む有機ガスの混合割合を調整することによって、0.1原子%以上20原子%以下の銅を含む腐食耐性の高いアルミニウムを成膜することができる。

ステップS16においては、図7に示すように、遮光膜418及び第2の内部配線414を形成する。

まず、層間絶縁膜312を形成する。次に、フォトリソグラフィ技術等を用いてセンサ部及び周辺回路上の必要な箇所に開口孔を設け、スパッタリングや化学気相成長等の蒸着技術を用いて金属層を成膜する。そして、金属層をパターンニングして第2の内部配線414及び遮光膜418を形成する。

このとき、電圧供給線310と同様にスパッタリング、蒸着又は化学気相成長を用いて金属層を成膜し、0.1原子%以上20原子%以下の銅を含む腐食耐性の高いアルミニウムを成膜することが好適である。

ステップS20においては、図8に示すように、樹脂膜106によって第1及び第2のガラス基板100, 102を接着する。このステップS20の工程では、例えば、一般的にはエポキシ樹脂を用いてガラス板が接着される。

ステップS22においては、図9に示すように、外部配線110を形成する。まず、第2のガラス基板102側から、テーパの付けられたダイシングソーを用いて切削し、逆V字型の溝を形成して溝の内面に第1及び第2の内部配線407, 414を露出させる。次に、溝の内面にスパッタリング、蒸着又は化学気相成長法を用いて金属層を成膜し、この金属層をパターンニングして外部配線110を形成する。この後、第2のガラス基板102の表面上に外部配線と繋がるようにボール状端子108を形成する。

ステップS24においては、ステップS22で形成された積層体をスクライプライン、すなわち、各個体撮像素子の境界に沿ってダイシングする。これにより、半導体集積装置が完成する。

以上のように、本実施の形態の半導体集積装置の製造方法によれば、遮光膜4

18の形成と同一工程で内部配線を形成するため、従来の製造方法と比べて内部配線を形成する工程を省略することができる。このため、製造工程を簡略化することができ、簡易に固体撮像素子パッケージを製造することができる。また、第1及び第2の内部配線407, 414といった具合に、内部配線を2回に分けて形成し、2層構造としているため、外部配線110との接続強度を向上させることができる。

本発明によれば、パッケージ側面に沿って配置された外部配線に内部配線が接続される半導体集積装置において、素子の特性を損なうことなく、製造工程を簡略化することのできる半導体集積装置及びその製造方法を提供することができる。

なお、本実施形態においては、固体撮像素子としてフレーム転送型を例示したが、これに限られるものではない。例えば、インターライン型やフレームインターライン型の固体撮像素子を用いた半導体集積装置であっても十分に適用可能である。

請求の範囲

1. 光を受けて情報電荷を発生する受光部及び前記受光部に蓄積した情報電荷を転送する転送部を半導体基板に有し、前記半導体基板の一辺に沿って配置されるパッド電極を介して電圧が供給される固体撮像素子と、

前記半導体基板に形成され、前記転送部の少なくとも一部を遮光する遮光膜と

前記遮光膜と同一層に形成され、一端が前記パッド電極に接続されると共に、他端が前記半導体基板の側辺まで延在する第1の配線と、

前記半導体基板の側面を迂回して配置され、前記第1の配線と接続される第2の配線と、

前記固体撮像素子を封止する封止部材と、を備えたことを特徴とする半導体集積装置。

2. 請求項1に記載の半導体集積装置において、

前記第1の配線は、少なくとも2層構造を有し、これら複数層のうち少なくとも1層が前記遮光膜と同一層に形成されることを特徴とする半導体集積装置。

3. 請求項2に記載の半導体集積装置において、

前記第1の配線は、複数層のうち少なくとも1層が前記パッド電極と同一層に形成されることを特徴とする半導体集積装置。

4. 請求項1に記載の半導体集積装置において、

前記第1の配線は、銅が添加されたアルミニウムからなることを特徴とする半導体集積装置。

5. 請求項1に記載の半導体集積装置において、

前記第1の配線は、その膜厚が $2 \mu m$ 以上 $10 \mu m$ 以下であることを特徴とする半導体集積装置。

6. 第1の配線の端部が固体撮像素子の側辺まで延在し、この第1の配線が前記固体撮像素子の側面を迂回して配置される第2の配線と接続される半導体集積装置の製造方法において、

光を受けて情報電荷を発生する受光部及び前記受光部に蓄積された情報電荷を転送する転送部を形成して前記固体撮像素子を半導体基板に形成する第1の工程と、

少なくとも前記転送部を遮光する遮光膜を前記半導体基板上に形成すると共に、前記遮光膜と同一層に前記第1の配線を形成する第2の工程と、

前記第2の配線を形成して前記第1の配線と接続する第3の工程と、を含むことを特徴とする半導体集積装置の製造方法。

7. 請求項6に記載の半導体集積装置の製造方法において、

前記第2の工程は、前記第1の配線を銅が添加されたアルミニウムから形成することを特徴とする半導体集積装置の製造方法。

8. 内部配線の端部が固体撮像素子の側辺まで延在し、この内部配線が前記固体撮像素子の側面を迂回し配置される外部配線と接続される半導体集積装置の製造方法において、

光を受けて情報電荷を発生する受光部及び前記受光部に蓄積された情報電荷を転送する転送部を形成して前記固体撮像素子を半導体基板に形成する第1の工程と、

前記受光部及び前記転送部へ電圧を供給するパッド電極を形成すると共に、前記パッド電極と同一層に第1の内部配線を形成する第2の工程と、

少なくとも前記転送部を遮光する遮光膜を前記半導体基板上に形成すると共に、前記遮光膜と同一層に前記第1の内部配線と重なる前記第2の内部配線を形成する第3の工程と、

外部配線を形成して前記第1の内部配線及び第2の内部配線と接続する第4の工程と、を含むことを特徴とする半導体集積装置の製造方法。

9. 請求項 8 に記載の半導体集積装置の製造方法において、

前記第 2 及び第 3 の工程は、前記第 1 及び第 2 の内部配線を銅が添加されたアルミニウムから形成することを特徴とする半導体集積装置の製造方法。

図 1

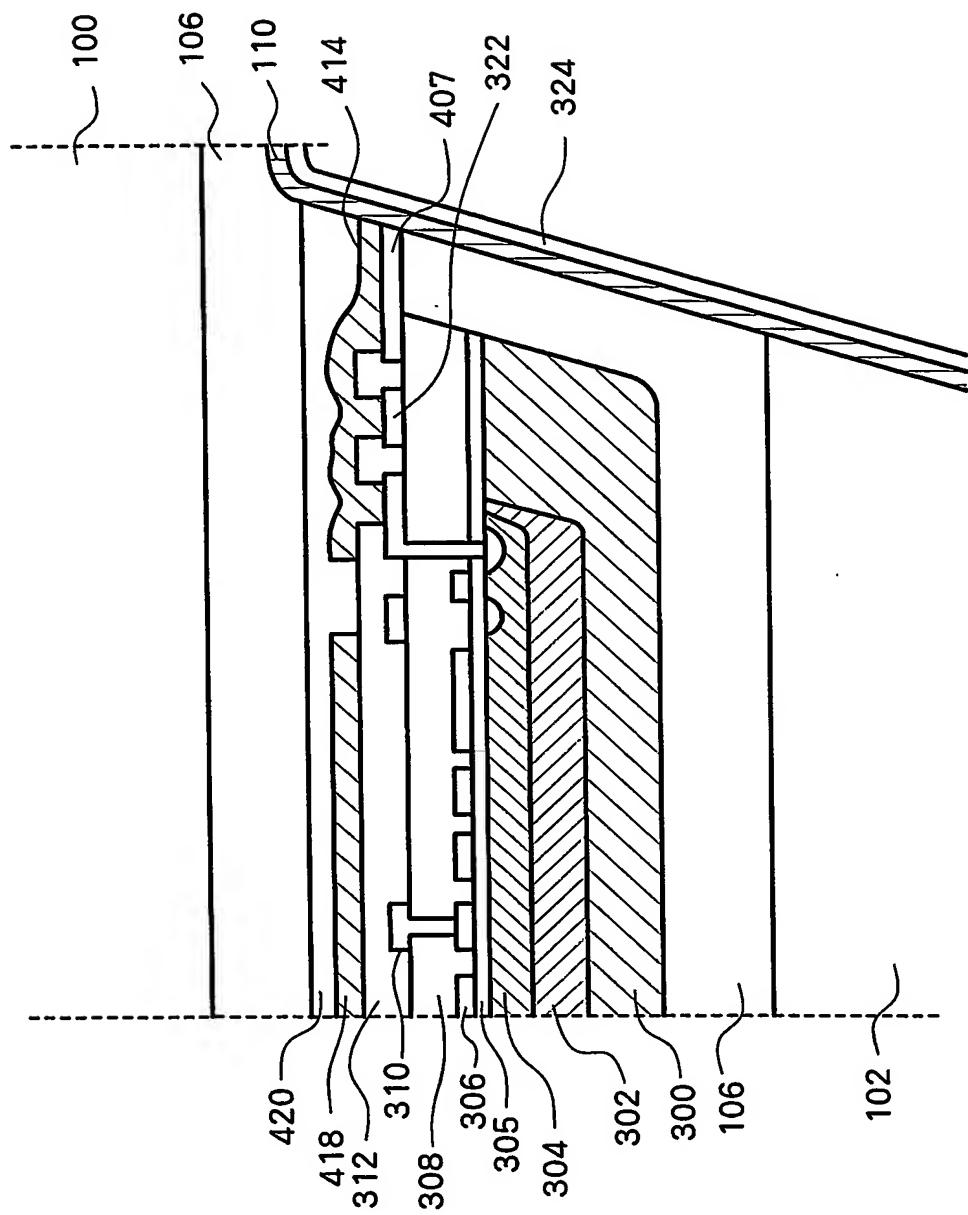


図2A

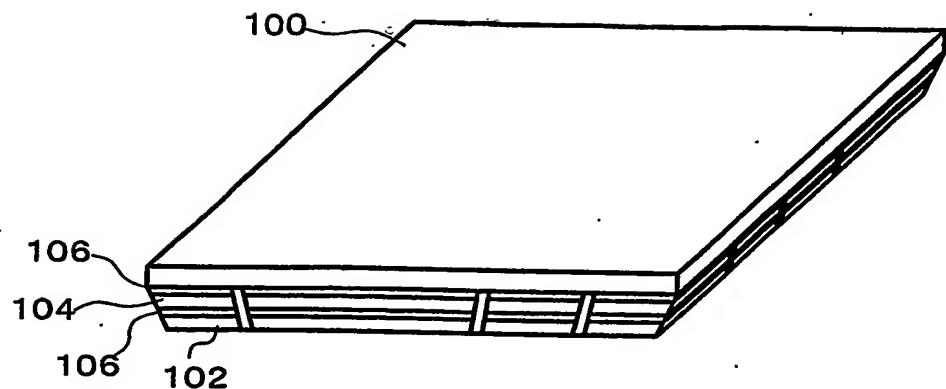


図2B

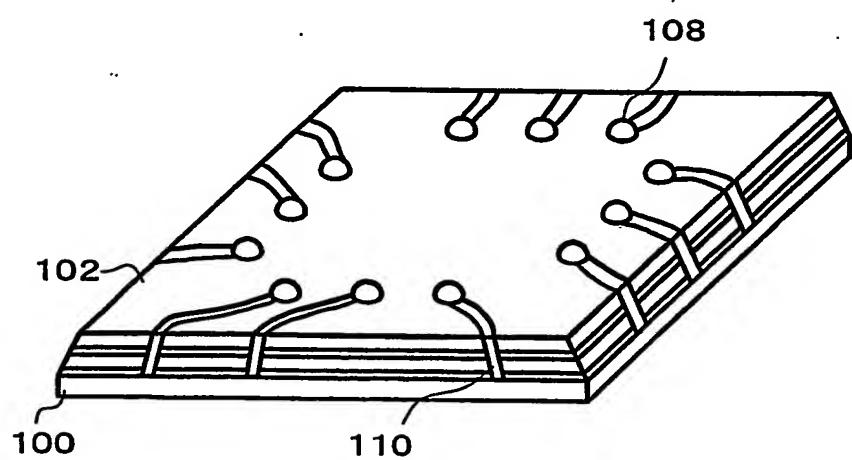


図 3

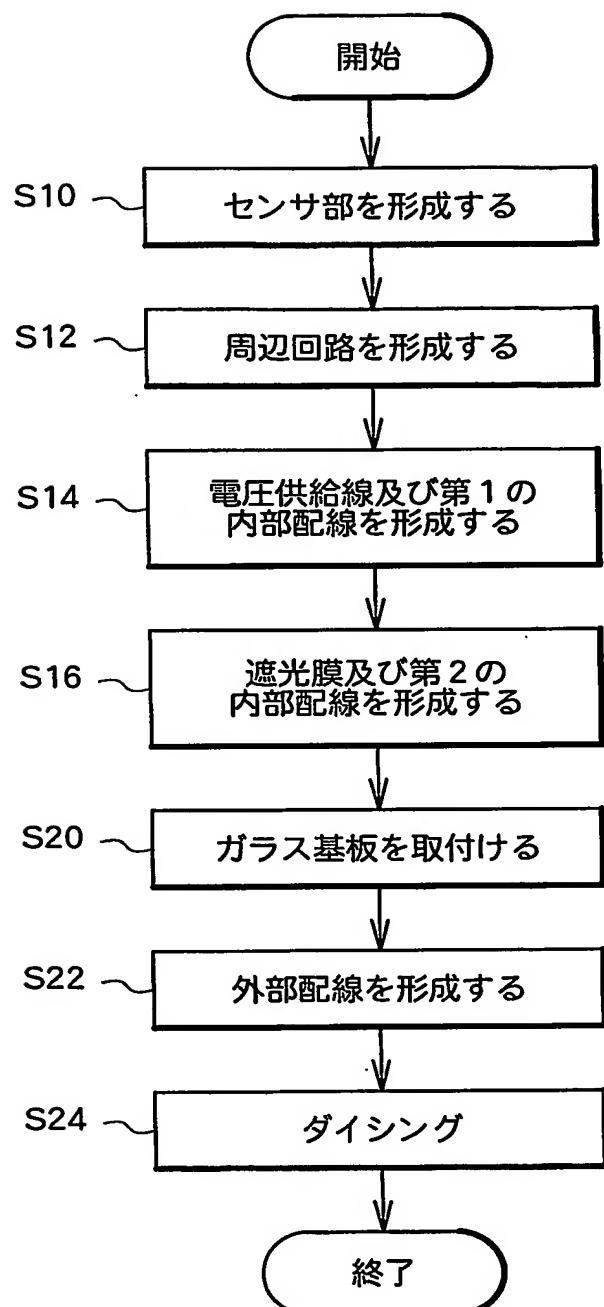


図 4

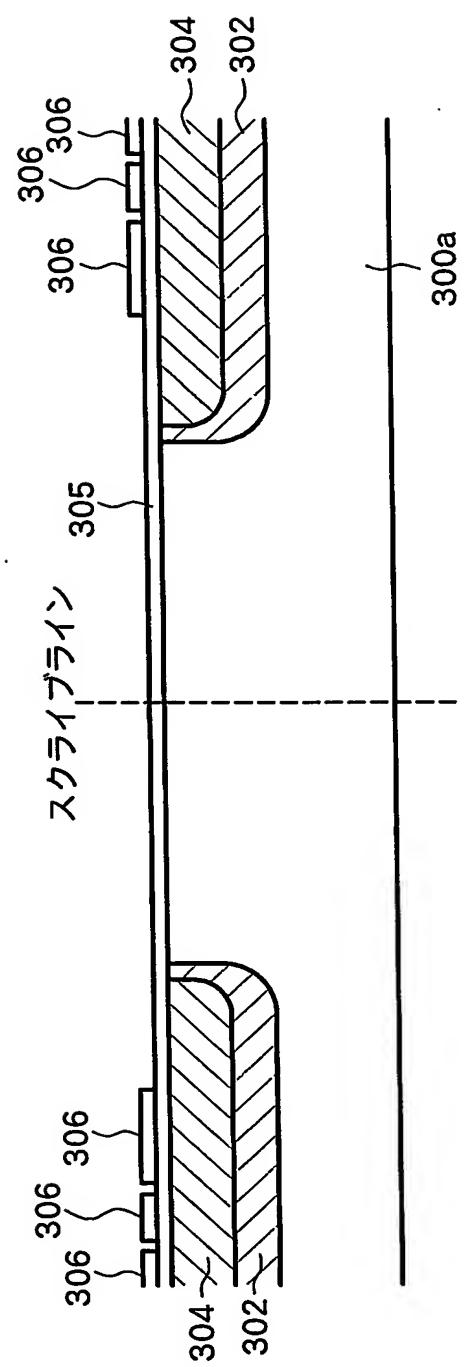


図 5

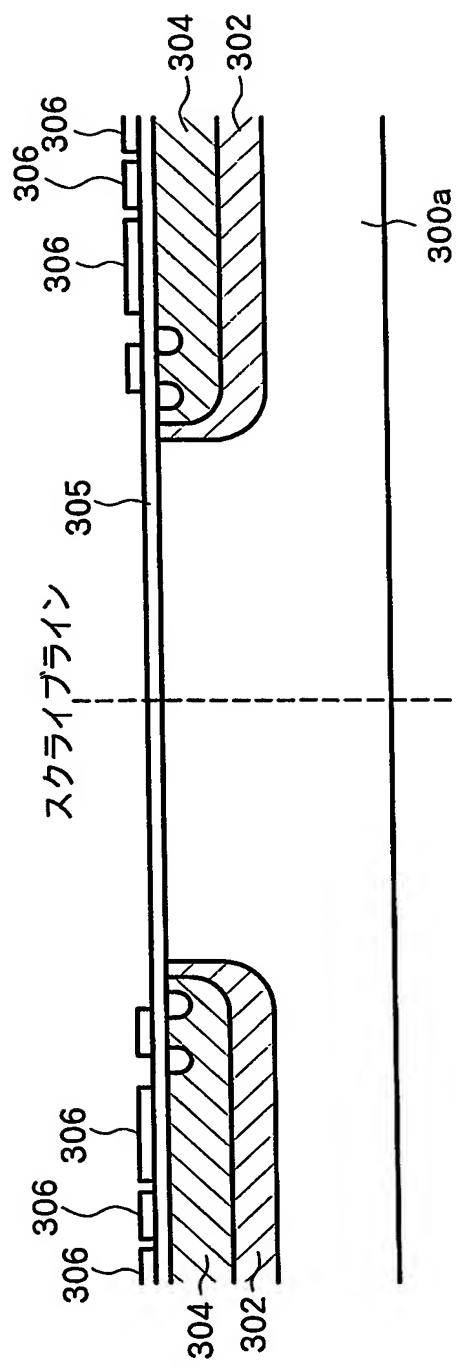


図 6

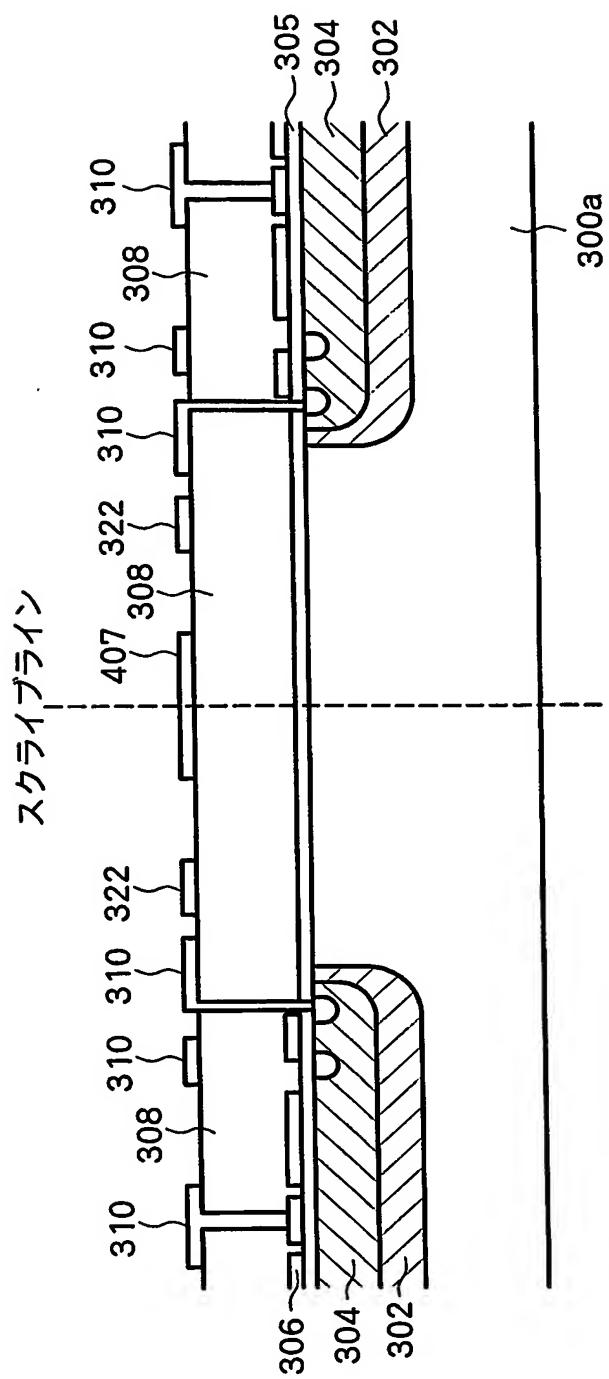


図 7

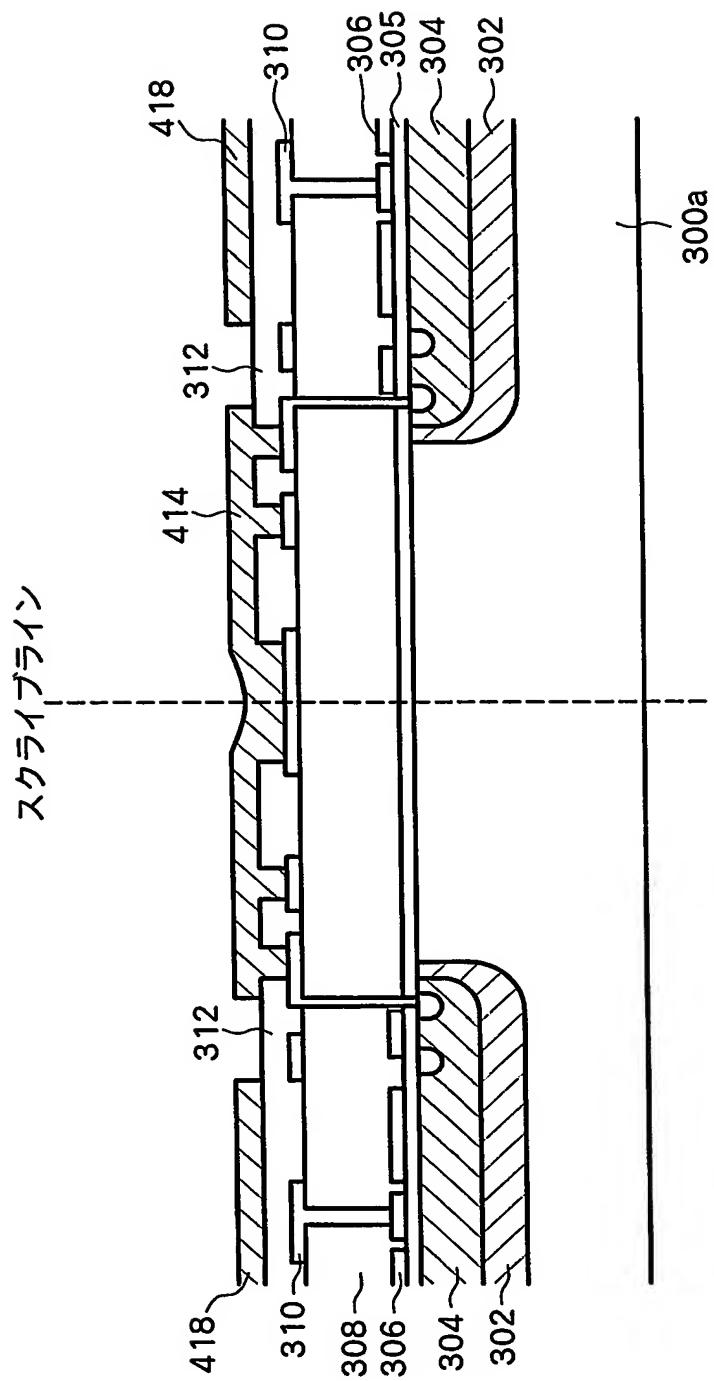


図 8

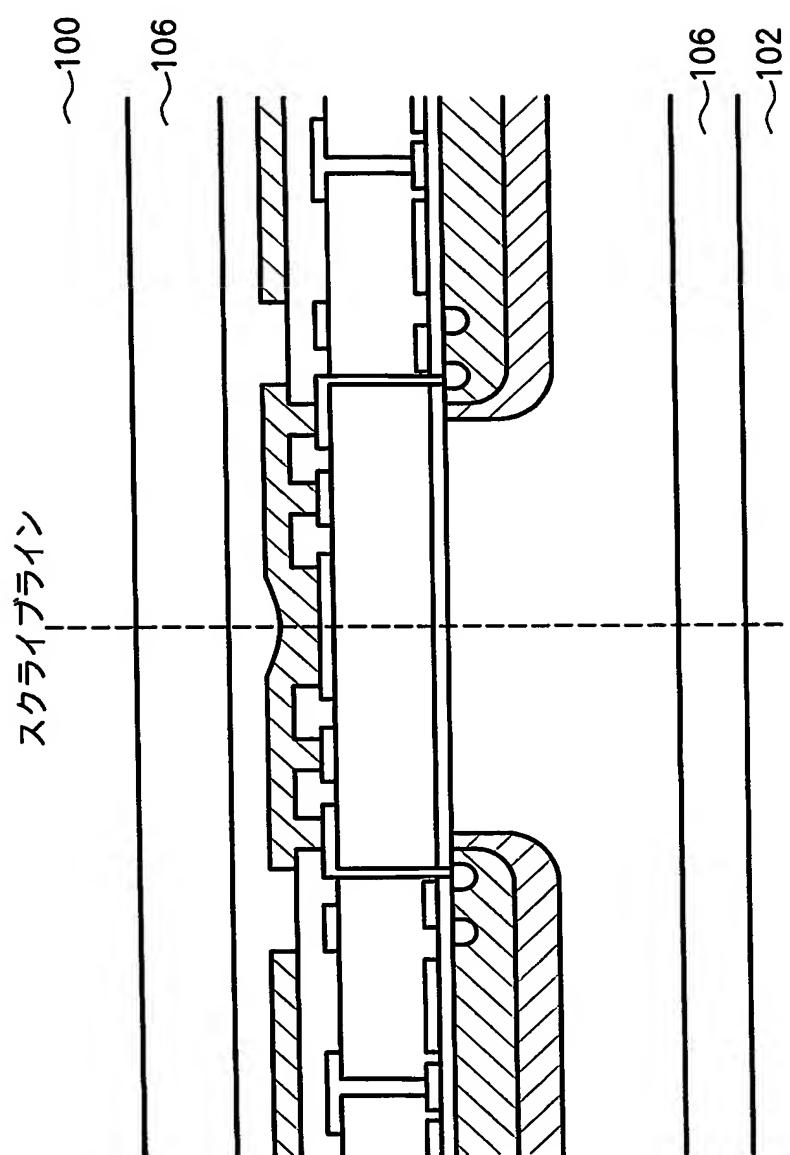


図 9

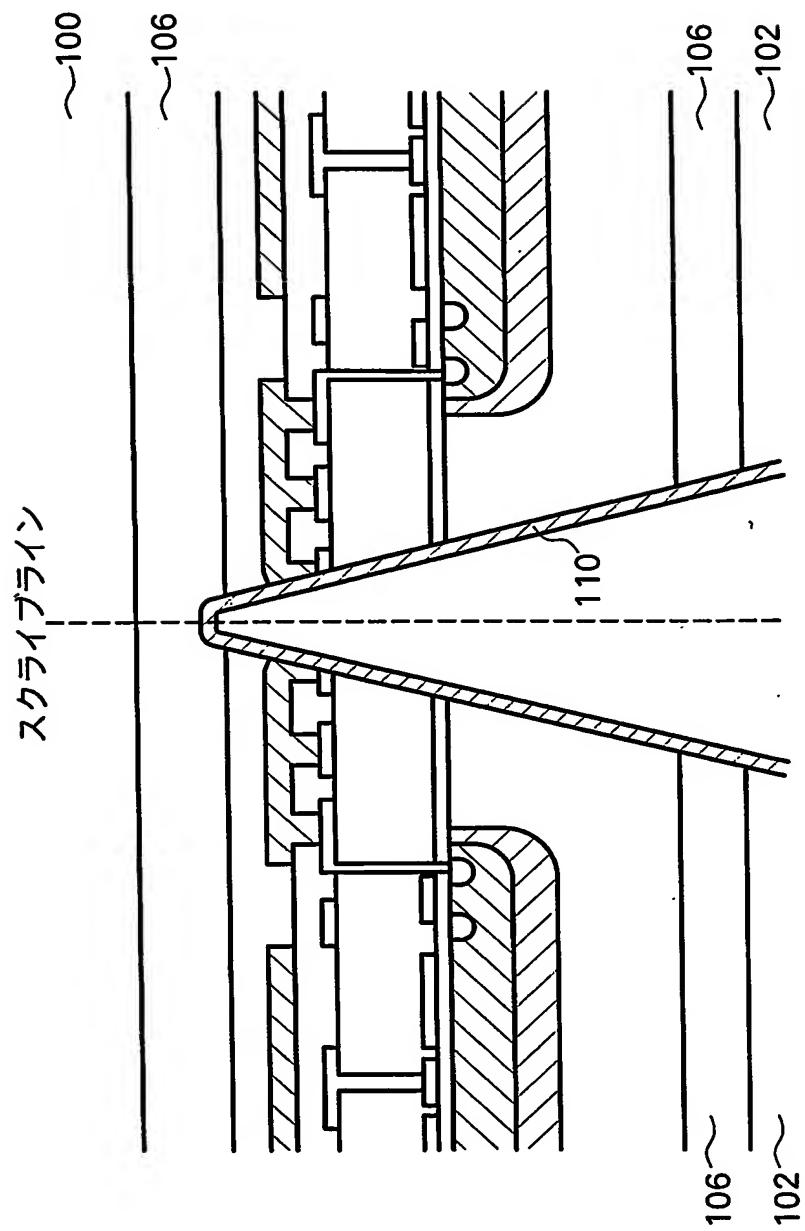


図 10

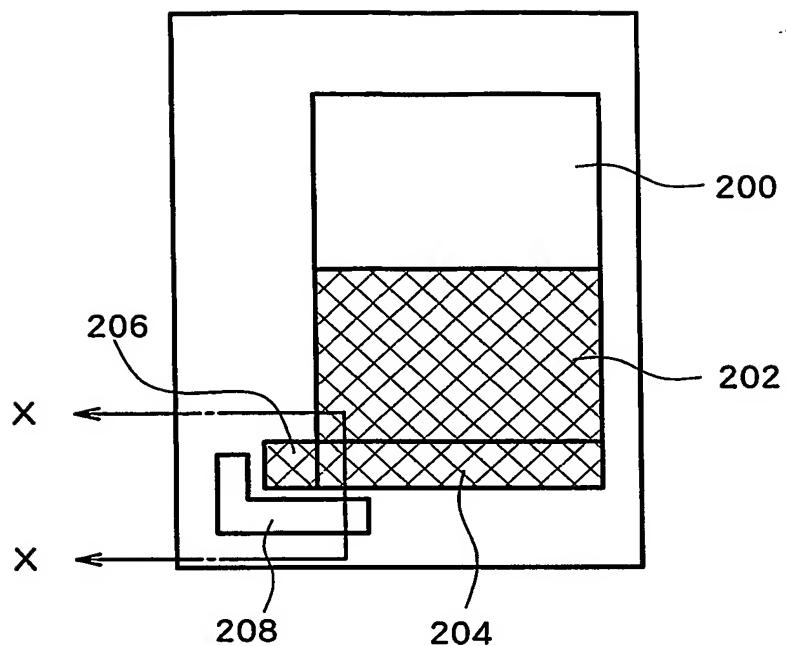


図 11

